Ola, bom dia, boa tarde ou boa noite, estou aqui hoje para apresentar a respeito da implementação de um mine radio definido por software. Meu nome é Atyson Jaime, sou do grupo 3 e os outros integrantes do meu grupo são: .....  
  
Introdução -> O projeto dessa semana tem como objetivo desenvolver um mini rádio definido por software (SDR – Software Defined Radio) pelo ATMega328P. Em seu funcionamento, deve realizar quatro formas diferentes de demodulação (AM, FM, ASK, FSK), como também, apresentar em um DISPLAY LCD 16x2 todas as informações condizentes com a ação das demodulações adotadas.

Serão utilizados alguns periféricos para a confecção desse projeto, como pode ser observador na tabela a seguir.

Pushbutton -> O pushbutton servirá para acionar a recepção da mensagem, ajuste da portadora e ajude de modulação. Ao se pressionar o botão pode-se gerar oscilações na tensão, o microcontrolador acaba inferindo isso como se o botão estivesse desligando e ligando várias vezes, esse efeito é chamado de bouncing. Portanto, a forma de debounce apresentada pelo grupo foi a utilização de um capacitor e resistor junto ao botão, dessa forma, absorvendo essa oscilação e garantindo o perfeito funcionamento.

LED RGB -> Como observado nos periféricos necessários, iremos precisar de leds sinalizadores da recepção da mensagem, no qual, a cor azul representará sucesso na recepção da mensagem, e a cor vermelha para as demais situações. Sendo assim, escolhemos utilizar para essa circunstância um led RGB, pois em sua composição apresenta as duas cores. Outro fator observado, e que sempre haverá algum led acesso. Sendo assim, escolhemos a seguinte logica com uma porta not na entrada vermelha, a normal na entrada azul e a entrada verde colocamos no terra. Desta forma, poupamos portas no ATmega328P e facilitamos a codificação em software para acendimento dos leds.

DISPLAY -> O display será usado para exibir as informações da escolha da demodução e portadora, como também, as mensagens recebidas. Os LCDs mais comuns são os gerenciados por um chip controlador HD44780, podendo comandar até 80 caracteres. É bom salientar que em alguns simuladores esse controlador de LCD não é encontrado com o nome HD44780, por exemplo, no Proteus esse controlador é conhecido como LM016L. O HD44780 tem dois registradores de 8 bits, um é o Instruction Register (IR) e o outro é o Data Register (DR).O IR grava códigos de instruções, como limpar display e shift do cursor, e informação de endereço para DDRAM e CGRAM.O DR grava temporariamente dados para serem escritos na DDRAM ou CGRAM e dados para serem lidos da DDRAM ou CGRAM. O dado escrito no DR é automaticamente escrito na DDRAM ou CGRAM por uma operação interna. No modo nibble, que será o modo de operação indicado no projeto, o display é controlado por meio de comandos e dados, enviados pelos pinos RS, RW, D4, D5, D6 eD7).O pino RS designa o tipo de informação enviada:– Se RS=0: envio de comandos;– Se RS=1: envio de dados. O pino RW controla a natureza da operação. – Se RW=0: operação de escrita de dados no display; – Se RW=1: operação de leitura. Também possui um pino de habilitação (ENABLE). Em geral, deixa-se permanentemente o pino ENABLE ligado em 3,3V e o pino RW ligado em GND.

POTENCIOMETRO -> o potenciômetro linear rotativo de 10k, servira como um divisor de tensão, para realizar não só o ajuste de frequência da portadora, mas também a seleção de que modo de demodulação a máquina irá tratar. Para realizar o processor de escolha de frequência e modo de operação o sistemas deverá seguir a seguinte tabela:

Fluxograma e Maquina de Estados -> A partir da explicação no PDF base disponibilizado pelo professor do funcionamento do mini SDR, foi confeccionado o fluxograma para esse projeto. O mesmo inicia no estado run e espera o acionamento do botão M, ao ser aberto irá para o bloco de escolha de demodulação a partir da posição do potenciômetro. Após o botão P ser apertando, iremos para o bloco da portado, onde escolheremos a frequências com base na posição do potenciômetro. Por ultimo, pressionamos o botão R para começar a receber a mesagem e poder ser visualizado no display. A partir disso, podemos expandir a logica do fluxograma para um Maquina de Estado Finita (MDE) que descreve o funcionamento a nível de circuitos digitais. Do mesmo modo a máquina se inicia no estado de wait e espera o acionamento do botão w. Quando isso ocorre, irá para o estado de demodulação, logo em seguida dependendo da posição do potenciômetro (pot) e se o usuário apertou o botão P, ira para o estado da Portado espeficifica para o tipo de demodulação escolhida. Novamente, após a escolha da frequência da portadora, preciona-se o botão R para começar o recebimento das mensagens, e assim, indo para o estado de run onde teremos a atualização do display constantemente até a escolha novamente de um nova demodulação, reiniciando o ciclo.

Conversor A/D

Para fazer a conversão A/D do valor do potenciômetro e dos sinais analógicos (AMe FM), será utilizado o conversor interno do ATMega 328P, abaixo segue as configurações necessárias dos registradores de configuração, ambos de 8 bits. Com relação ao registrador ADCSRA, os bits 7 (ADEN) e 6 (ADSC) iniciam a conversão quando setados em “1”. O bit 4 (ADIF) indicia quando a conversão foi concluída, os bits de 0 a 2 (ADPS 2:0) indicam por quanto o clock do sistema será dividido para o conversor, a frequência ideal de funcionamento varia entre 50khz e 200khz, como o clock da máquina será de 1Mhz, utilizando o fator de divisão igual a 8 a conversão ADC estará trabalhando na faixa de funcionamente. Quanto ao ADMUX os bits 7 e 6 (REFS 1:0) escolhem a tensão de referência para o conversor ADC. A utilizada no projeto deve ser a “01” que é uma entrada Vcc externa que utilizara o valor de tensão conectado ao pino AREF do microcontrolador, esse valor deve ser 5V. Ademais, os bits 3..0 irão selecionar a entrada do microcontrolador a ser conectada ao conversor, no projeto é utilizado a primeira opção ADC0 [0000] para o potenciômetro, ADC1 [0001] para o sinal AM e ADC2 [0010] para o sinal FM. Por ultimo, o bit 5 (ADLAR) irá definir onde será salvo o resultado da conversão, em nosso projeto utilizamos o ADLAR = 0. Esse resultado e salvo nos registradores ADCH e ADCL.

O conversor D/A utilizado no final quando já se tem o resultado do sinal demodulado utiliza uma técnica de resistiva (R2R) que faz o uso de apenas dois valores de resistores: R e 2R e utiliza o teorema da superposição que trata circuitos com várias fontes de tensão como circuitos isolados. Foi especificado no projeto que o conversor deve resultar valores de 0V a 5V, então assumindo V como 5V, para o caso acima Vs = 3,31V, ou seja, não atende ao projeto, por isso é necessário utilizar um amplificador, no projeto utilizamos um do tipo inversor que tem essa equação de ganho. A partir disso, utilizando R como 1kohm e Rf como 3kohm, teremos que V0 será igual -4,965V, ou seja, aproximadamente -5V. Para inverter o sinal pode ser utilizado alguma circuitaria com tal finalidade.